



501P1838US00

日 本 国 特 許 庁

JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日  
Date of Application:

2000年12月 8日

出 願 番 号  
Application Number:

特願2000-374607

出 願 人  
Applicant(s):

ソニー株式会社

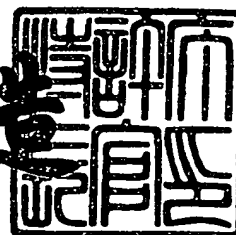
JC957 U.S. PTO  
10/010681  
12/06/01

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2001年11月 9日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

及 川 耕 造



【書類名】 特許願

【整理番号】 0000700008

【提出日】 平成12年12月 8日

【あて先】 特許庁長官殿

【国際特許分類】 H04J 11/00  
H04L 27/22

【発明者】

    【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
    内

    【氏名】 高橋 宏彰

【発明者】

    【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社  
    内

    【氏名】 鈴木 三博

【特許出願人】

    【識別番号】 000002185

    【氏名又は名称】 ソニー株式会社

    【代表者】 出井 伸之

【代理人】

    【識別番号】 100094053

    【弁理士】

    【氏名又は名称】 佐藤 隆久

【手数料の表示】

    【予納台帳番号】 014890

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

特 2 0 0 0 - 3 7 4 6 0 7

【包括委任状番号】 9707389

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 受信同期装置およびそれを用いた復調装置

【特許請求の範囲】

【請求項 1】 有効シンボル期間にガード期間が付加された  $n$  ( $n$  は 1 を含む整数) 個のタイムスロット列を含み、かつ当該タイムスロット列に対してフレームガード期間が付加されて 1 フレームが構成された OFDM 信号から、有効シンボル期間を取り出すための同期タイミング位置を検出する受信同期装置であって、

受信した OFDM 信号を有効シンボル期間だけ遅らせる遅延回路と、

受信した OFDM 信号と上記遅延回路により遅延された OFDM 信号との相関を求める演算回路と、

上記演算回路の出力信号を受けて、フレーム期間の信号から上記フレームガード期間分だけ除去した信号を出力するフレームガード除去回路と、

上記フレームガード除去回路の出力信号をタイムスロット期間毎に折り返しながら加算する区間積分回路と、

タイムスロット期間毎の区間積分結果の中で、最大ピークを検出し、当該最大ピークを検出したタイミングで上記有効シンボル期間を取り出すための同期タイミング位置の検出信号を生成する検出回路と

を有する受信同期装置。

【請求項 2】 供給される上記有効シンボル期間を取り出すための同期タイミングと上記検出回路による検出信号とを比較して、同期タイミングのずれを測定し、その測定結果に応じてオフセット補正信号を生成するオフセット補正信号生成回路

を有する請求項 1 記載の受信同期装置。

【請求項 3】 上記検出回路は、ガード期間を同期ポイントとして最大ピークを検出する

請求項 1 記載の受信同期装置。

【請求項 4】 上記検出回路は、ガード期間を同期ポイントとして最大ピークを検出する

請求項 2 記載の受信同期装置。

【請求項 5】 上記フレームガード期間は、無信号期間である

請求項 1 記載の受信同期装置。

【請求項 6】 有効シンボル期間にガード期間が付加された  $n$  ( $n$  は 1 を含む整数) 個のタイムスロット列を含み、かつ当該タイムスロット列に対してフレームガード期間が付加されて 1 フレームが構成された OFDM 信号から、有効シンボル期間を取り出すための同期タイミング位置を検出する受信同期装置であって、

受信した OFDM 信号を有効シンボル期間だけ遅らせる遅延回路と、

受信した OFDM 信号と上記遅延回路により遅延された OFDM 信号との相関を求める演算回路と、

上記演算回路の出力信号をガード期間分全て加算する移動積分回路と、

上記移動積分回路の出力信号を受けて、フレーム期間の信号から上記フレームガード期間分だけ除去した信号を出力するフレームガード除去回路と、

上記フレームガード除去回路の出力信号をタイムスロット期間毎に折り返しながら加算する区間積分回路と、

タイムスロット期間毎の区間積分結果の中で、最大ピークを検出し、当該最大ピークを検出したタイミングで上記有効シンボル期間を取り出すための同期タイミング位置の検出信号を生成する検出回路と

を有する受信同期装置。

【請求項 7】 供給される上記有効シンボル期間を取り出すための同期タイミングと上記検出回路による検出信号とを比較して、同期タイミングのずれを測定し、その測定結果に応じてオフセット補正信号を生成するオフセット補正信号生成回路

を有する請求項 6 記載の受信同期装置。

【請求項 8】 上記検出回路は、ガード期間を同期ポイントとして最大ピークを検出する

請求項 6 記載の受信同期装置。

【請求項 9】 上記検出回路は、ガード期間を同期ポイントとして最大ピー

クを検出する

請求項 7 記載の受信同期装置。

【請求項 1 0】 上記フレームガード期間は、無信号期間である

請求項 6 記載の受信同期装置。

【請求項 1 1】 有効シンボル期間にガード期間が付加された  $n$  ( $n$  は 1 を含む整数) 個のタイムスロット列を含み、かつ当該タイムスロット列に対してフレームガード期間が付加されて 1 フレームが構成された OFDM 信号から、有効シンボル期間を取り出すための同期タイミング位置を検出する受信同期装置であって、

受信した OFDM 信号を有効シンボル期間だけ遅らせる遅延回路と、

受信した OFDM 信号と上記遅延回路により遅延された OFDM 信号との相関を求める演算回路と、

上記演算回路の出力信号を受けて、第 1 番目から第  $n$  番目のタイムスロット期間の信号に対応して設けられ、それぞれ上記フレームガード期間分だけ除去した信号を出力する  $n$  個のフレームガード除去回路と、

上記  $n$  個のフレームガード除去回路に対応して設けられ、対応するフレームガード除去回路の出力信号をタイムスロット期間毎に折り返しながら加算する  $n$  個の区間積分回路と、

上記  $n$  個の区間積分回路の区間積分結果の中で、最大ピークを検出し、当該最大ピークを検出したタイミングで上記有効シンボル期間を取り出すための同期タイミング位置の検出信号を生成する検出回路と

を有する受信同期装置。

【請求項 1 2】 供給される上記有効シンボル期間を取り出すための同期タイミングと上記検出回路による検出信号とを比較して、同期タイミングのずれを測定し、その測定結果に応じたオフセット補正信号を生成するオフセット補正信号生成回路

を有する請求項 1 1 記載の受信同期装置。

【請求項 1 3】 上記検出回路は、ガード期間を同期ポイントとして最大ピークを検出する

請求項 1 1 記載の受信同期装置。

【請求項 1 4】 上記検出回路は、ガード期間を同期ポイントとして最大ピークを検出する

請求項 1 2 記載の受信同期装置。

【請求項 1 5】 上記フレームガード期間は、無信号期間である

請求項 1 1 記載の受信同期装置。

【請求項 1 6】 有効シンボル期間にガード期間が付加された  $n$  ( $n$  は 1 を含む整数) 個のタイムスロット列を含み、かつ当該タイムスロット列に対してフレームガード期間が付加されて 1 フレームが構成された OFDM 信号から、有効シンボル期間を取り出すための同期タイミング位置を検出する受信同期装置であって、

受信した OFDM 信号を有効シンボル期間だけ遅らせる遅延回路と、

受信した OFDM 信号と上記遅延回路により遅延された OFDM 信号との相関を求める演算回路と、

上記演算回路の出力信号をガード期間分全て加算する移動積分回路と、

上記移動積分回路の出力信号を受けて、第 1 番目から第  $n$  番目のタイムスロット期間の信号に対応して設けられ、それぞれ上記フレームガード期間分だけ除去した信号を出力する  $n$  個のフレームガード除去回路と、

上記  $n$  個のフレームガード除去回路に対応して設けられ、対応するフレームガード除去回路の出力信号をタイムスロット期間毎に折り返しながら加算する  $n$  個の区間積分回路と、

上記  $n$  個の区間積分回路の区間積分結果の中で、最大ピークを検出し、当該最大ピークを検出したタイミングで上記有効シンボル期間を取り出すための同期タイミング位置の検出信号を生成する検出回路と

を有する受信同期装置。

【請求項 1 7】 供給される上記有効シンボル期間を取り出すための同期タイミングと上記検出回路による検出信号とを比較して、同期タイミングのずれを測定し、その測定結果に応じたオフセット補正信号を生成するオフセット補正信号生成回路

を有する請求項 1 6 記載の受信同期装置。

【請求項 1 8】 上記検出回路は、ガード期間を同期ポイントとして最大ピークを検出する

請求項 1 6 記載の受信同期装置。

【請求項 1 9】 上記検出回路は、ガード期間を同期ポイントとして最大ピークを検出する

請求項 1 7 記載の受信同期装置。

【請求項 2 0】 上記フレームガード期間は、無信号期間である

請求項 1 6 記載の受信同期装置。

【請求項 2 1】 有効シンボル期間にガード期間が付加された  $n$  ( $n$  は 1 を含む整数) 個のタイムスロット列を含み、かつ当該タイムスロット列に対してフレームガード期間が付加されて 1 フレームが構成された OFDM 信号から、同期タイミング信号に同期して有効シンボル期間を取り出して復調する復調装置であって、

上記同期タイミング信号を生成し、かつ、供給されるオフセット補正信号に基づいて同期タイミングを補正するタイミング制御回路と、

受信した OFDM 信号を有効シンボル期間だけ遅らせる遅延回路と、受信した OFDM 信号と上記遅延回路により遅延された OFDM 信号との相関を求める演算回路と、上記演算回路の出力信号を受けて、フレーム期間の信号から上記フレームガード期間分だけ除去した信号を出力するフレームガード除去回路と、上記フレームガード除去回路の出力信号をタイムスロット期間毎に折り返しながら加算する区間積分回路と、タイムスロット期間毎の区間積分結果の中で、最大ピークを検出し、当該最大ピークを検出したタイミングで上記有効シンボル期間を取り出すための同期タイミング位置の検出信号を生成する検出回路と、上記同期タイミング信号と上記検出回路による検出信号とを比較して、同期タイミングのずれを測定し、その測定結果をオフセット補正信号として上記タイミング制御回路に供給するオフセット補正信号生成回路とを含む受信同期装置と

を有する復調装置。

【請求項 2 2】 上記受信同期装置の検出回路は、ガード期間を同期ポイン

トとして最大ピークを検出する

請求項 2 1 記載の復調装置。

【請求項 2 3】 有効シンボル期間にガード期間が付加された  $n$  ( $n$  は 1 を含む整数) 個のタイムスロット列を含み、かつ当該タイムスロット列に対してフレームガード期間が付加されて 1 フレームが構成された OFDM 信号から、同期タイミング信号に同期して有効シンボル期間を取り出して復調する復調装置であって、

上記同期タイミング信号を生成し、かつ、供給されるオフセット補正信号に基づいて同期タイミングを補正するタイミング制御回路と、

受信した OFDM 信号を有効シンボル期間だけ遅らせる遅延回路と、受信した OFDM 信号と上記遅延回路により遅延された OFDM 信号との相関を求める演算回路と、上記演算回路の出力信号をガード期間分全て加算する移動積分回路と、上記移動積分回路の出力信号を受けて、フレーム期間の信号から上記フレームガード期間分だけ除去した信号を出力するフレームガード除去回路と、上記フレームガード除去回路の出力信号をタイムスロット期間毎に折り返しながら加算する区間積分回路と、タイムスロット期間毎の区間積分結果の中で、最大ピークを検出し、当該最大ピークを検出したタイミングで上記有効シンボル期間を取り出すための同期タイミング位置の検出信号を生成する検出回路と、上記同期タイミング信号と上記検出回路による検出信号とを比較して、同期タイミングのずれを測定し、その測定結果をオフセット補正信号として上記タイミング制御回路に供給するオフセット補正信号生成回路とを含む受信同期装置と

を有する復調装置。

【請求項 2 4】 上記受信同期装置の検出回路は、ガード期間を同期ポイントとして最大ピークを検出する

請求項 2 3 記載の復調装置。

【請求項 2 5】 有効シンボル期間にガード期間が付加された  $n$  ( $n$  は 1 を含む整数) 個のタイムスロット列を含み、かつ当該タイムスロット列に対してフレームガード期間が付加されて 1 フレームが構成された OFDM 信号から、同期タイミング信号に同期して有効シンボル期間を取り出して復調する復調装置であ

って、

上記同期タイミング信号を生成し、かつ、供給されるオフセット補正信号に基づいて同期タイミングを補正するタイミング制御回路と、

受信したOFDM信号を有効シンボル期間だけ遅らせる遅延回路と、受信したOFDM信号と上記遅延回路により遅延されたOFDM信号との相関を求める演算回路と、上記演算回路の出力信号を受けて、第1番目から第 $n$ 番目のタイムスロット期間の信号に対応して設けられ、それぞれ上記フレームガード期間分だけ除去した信号を出力する $n$ 個のフレームガード除去回路と、上記 $n$ 個のフレームガード除去回路に対応して設けられ、対応するフレームガード除去回路の出力信号をタイムスロット期間毎に折り返しながら加算する $n$ 個の区間積分回路と、上記 $n$ 個の区間積分回路の区間積分結果の中で、最大ピークを検出し、当該最大ピークを検出したタイミングで上記有効シンボル期間を取り出すための同期タイミング位置の検出信号を生成する検出回路と、上記同期タイミング信号と上記検出回路による検出信号とを比較して、同期タイミングのずれを測定し、その測定結果をオフセット補正信号として上記タイミング制御回路に供給するオフセット補正信号生成回路とを含む受信同期装置と

を有する復調装置。

【請求項26】 上記受信同期装置の検出回路は、ガード期間を同期ポイントとして最大ピークを検出する

請求項25記載の復調装置。

【請求項27】 有効シンボル期間にガード期間が付加された $n$  ( $n$ は1を含む整数) 個のタイムスロット列を含み、かつ当該タイムスロット列に対してフレームガード期間が付加されて1フレームが構成されたOFDM信号から、同期タイミング信号に同期して有効シンボル期間を取り出して復調する復調装置であって、

上記同期タイミング信号を生成し、かつ、供給されるオフセット補正信号に基づいて同期タイミングを補正するタイミング制御回路と、

受信したOFDM信号を有効シンボル期間だけ遅らせる遅延回路と、受信したOFDM信号と上記遅延回路により遅延されたOFDM信号との相関を求める演

算回路と、上記演算回路の出力信号をガード期間分全て加算する移動積分回路と、上記移動積分回路の出力信号を受けて、第 1 番目から第 n 番目のタイムスロット期間の信号に対応して設けられ、それぞれ上記フレームガード期間分だけ除去した信号を出力する n 個のフレームガード除去回路と、上記 n 個のフレームガード除去回路に対応して設けられ、対応するフレームガード除去回路の出力信号をタイムスロット期間毎に折り返しながら加算する n 個の区間積分回路と、上記 n 個の区間積分回路の区間積分結果の中で、最大ピークを検出し、当該最大ピークを検出したタイミングで上記有効シンボル期間を取り出すための同期タイミング位置の検出信号を生成する検出回路と、上記同期タイミング信号と上記検出回路による検出信号とを比較して、同期タイミングのずれを測定し、その測定結果をオフセット補正信号として上記タイミング制御回路に供給するオフセット補正信号生成回路とを含む受信同期装置と

を有する復調装置。

【請求項 2 8】 上記受信同期装置の検出回路は、ガード期間を同期ポイントとして最大ピークを検出する

請求項 2 7 記載の復調装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、移動通信システム等に適用される受信同期装置およびそれを用いた復調装置に係り、特に、直交周波数分割多重（OFDM）伝送方式で変調されたデータを受信する受信系同期回路の改良に関するものである。

【0 0 0 2】

【従来の技術】

近年、携帯電話等を用いた移動通信の需要は非常に高まっており、音声などの小容量の通信だけでなく、より大容量の情報伝送にも使用されるようになってい

る。

【0 0 0 3】

移動通信システムでは、図 9 に示すように、複数の基地局 B S を面的に配置し

、各基地局 B S はその基地局の近くにいる移動局 M S と通信する。

以下、各基地局が移動局と通信できる範囲をセルとすることにする。

【 0 0 0 4 】

このような移動通信システムにおいて、各セルで使用する周波数チャンネルは、混信を避けるため、隣接するセルと異なる周波数チャンネルが使用される。

ただし、隣接するセルよりさらに外側、すなわち、より遠く離れたセルで同一の周波数チャンネルを使用した場合は、そのセル内の移動局 M S がそのセルを構成する基地局 B S から受信する受信信号の方が、遠く遠方から到来する干渉波よりも信号強度が強いので、同一の周波数チャンネルを使用してもあまり問題にならない。

【 0 0 0 5 】

しかし、同一の周波数チャンネルを使用するセル間の間隔を開け過ぎると、より多くの周波数チャンネル数が必要となり、周波数を有効に利用できなくなる。すなわち、同一周波数チャンネル利用による干渉問題と、周波数利用効率トレードオフの関係にある。

そこで、通信システムの設計を行うに当たっては、干渉に強いシステムを構築することにより、周波数利用効率を上げる必要がある。

【 0 0 0 6 】

たとえば OFDM 伝送方式を採用した通信システムでは、図 10 に示すように、有効シンボル期間 T S B L にガード期間 T G D を加えた期間を 1 タイムスロット期間 T S L T とし、複数のタイムスロットを束ねて一つのフレーム R F M とし、基地局 B S から送信される。ここに示す例では、1 フレーム F R M は 3 タイムスロットで構成される。

基地局 B S は、互いに同期を取っており、同じタイミングでフレームを送信している。

【 0 0 0 7 】

有効シンボル期間 T S B L に付加されたガード期間 T G D は、マルチパスおよびフェーディングによるシンボル間干渉を軽減するためのものである。

このガード期間 T G D を用いた一つのタイムスロットは、たとえば特開平 7 -

99486号公報に開示されているように、有効シンボル期間の先頭、あるいは、末尾、あるいは先頭と末尾のある決められた期間の信号を、たとえば有効シンボル期間の反対端側、具体的には、有効シンボル期間の末尾の信号と同一信号を有効シンボル期間の先頭につなげ、あるいは有効シンボル期間の先頭の信号と同一信号を有効シンボル期間の末尾につなげ、あるいは有効シンボル期間の先頭と末尾の信号それぞれと同一信号を有効シンボル期間の末尾と先頭につなぎ合わせて形成される。

## 【0008】

このようなOFDM信号を受信する移動局の受信系では、図11(A)，(B)，(C)に示すように、OFDM信号を有効シンボル期間だけ遅延させた信号との相関を求めることにより、その相関結果のピークを検出することで、有効シンボル期間の先頭位置、言い換えれば、タイムスロット内のどこにガード期間があるかを知ることができる。

OFDM復調装置は、この有効シンボル期間の先頭位置を知ることによって、FFT（高速離散フーリエ変換）演算が可能になる。

## 【0009】

この種のOFDM復調装置としては、たとえば特開平8-107431号公報に開示されているものがある。

このOFDM復調装置では、受信したOFDM信号と、この信号を有効シンボル期間遅延させた信号の相関を求め、この結果に対して区間積分を行っている。区間積分では、図12に示すように、相関結果をタイムスロット期間毎に区切りこれを区間積分させてゆく。

そして、同期を開始した時点から順にスロット期間毎に累積加算を行う、すなわち区間積分を行うことによって、図12(E)に示すように、タイムスロット期間内の特定の場所に相関値のピークが現われる。無相関のところは区間積分を行うほどに、その値が平均化される。

このように、区間積分を行うことにより、無相関区間と、相関区間の差がよりはっきり現われることになり、そのピークを検出することにより確実な同期が可能になる。

【0010】

【発明が解決しようとする課題】

上述したように、ガード期間を付加したOFDM信号を用いた通信システムでは、マルチパスおよびフェーディングによるシンボル間干渉を軽減することはできるが、移動局においてガード期間を付加したOFDM信号を受信する場合に、条件によっては干渉が発生する場合がある。

【0011】

ここで、ある移動局の受信状況を考察する。

移動局は希望波DSWの他に、同一チャネル干渉波IFWを受信する。通常は、干渉波IFWより希望波DSWの受信信号強度が非常に強いので問題にはならない。

しかし、移動局の移動などにもなうフェーディングなどにより、希望波DSW、干渉波IFWの受信信号強度は時々刻々変化する。

希望波DSW、干渉波IFWのフェーディング、すなわち、希望波DSWと干渉波IFWの受信信号強度の揺らぎ方は一般に無相関であるため、希望波DSWの受信信号強度が小さくなっているときに、干渉波IFWの受信信号強度が大きくなることもあり得る。このとき、干渉により受信不能になることがある。

一般に、希望波DSWの発信源である基地局よりも、干渉波IFWの発信源である基地局までの距離の方が長いため、干渉波IFWは希望波DSWよりも若干遅れて移動局に到来する。

【0012】

たとえば図10に示す例に基づいて、同一チャネルを使用している遠方の基地局からの、同一チャネル干渉波IFWが、フェーディングによる受信信号強度の揺らぎによりたまたま干渉波IFWとして到来した場合を例に考察する。なお、ここでは、到来した干渉波IFWは、図10(B)に示すように、フレーム分だけとする。

【0013】

図10(A)に示すように、希望波DSWは、フレームが連続して到来している。

これに対して、干渉波 I F W は、図 1 0 ( B ) に示すように、希望波 D S W に比べて若干遅れて到来するため、図 1 0 中①および②で示すように、二つの希望波のフレームにまたがって干渉を与えることになる。

## 【 0 0 1 4 】

そこで、通信システムを同一チャネル干渉に強くする一つの手法として、図 1 3 に示すように、フレームガード F G D を設ける方法が考えられる。

## 【 0 0 1 5 】

図 1 3 に示す例では、フレーム F R M の末尾部分にフレームガード期間 T F G D が設けてある。

フレームガード期間 T F G D は、有効シンボル期間 S B L の前後にあるガード期間 T G D とは異なり、無信号である。

そのため、干渉波 I F W のフレーム末尾にあるフレームガード期間が希望波 D S W の先頭部分に重なっても、希望波 D S W に対して干渉とならない。

そのため、図 1 3 で示す例では、図中③で示すように、希望波 D S W の最初のフレームは干渉により受信不能となるが、2 番目のフレームは、図中④で示すように、干渉の影響を受けず受信が可能となる。

## 【 0 0 1 6 】

しかしながら、上述した従来の O F D M 復調装置では、フレームガードを設けた O F D M 信号の場合を考えると、同期検出を開始した時点から順にスロット期間毎に累積加算を行う場合、途中のフレームガードの影響で、相関ピークが一定の場所に現れず、図 1 4 に示すように、同期位置を正確に把握することができないという不利益がある。

## 【 0 0 1 7 】

本発明は、かかる事情に鑑みてなされたものであり、その目的は、フレームガード期間が付加された O F D M 信号をより正確に同期することが可能な受信同期装置およびそれを用いた復調装置を提供することにある。

## 【 0 0 1 8 】

## 【課題を解決するための手段】

上記目的を達成するため、本発明は、有効シンボル期間にガード期間が付加さ

れた  $n$  ( $n$  は 1 を含む整数) 個のタイムスロット列を含み、かつ当該タイムスロット列に対してフレームガード期間が付加されて 1 フレームが構成された OFDM 信号から、有効シンボル期間を取り出すための同期タイミング位置を検出する受信同期装置であって、受信した OFDM 信号を有効シンボル期間だけ遅らせる遅延回路と、受信した OFDM 信号と上記遅延回路により遅延された OFDM 信号との相関を求める演算回路と、上記演算回路の出力信号を受けて、フレーム期間の信号から上記フレームガード期間分だけ除去した信号を出力するフレームガード除去回路と、上記フレームガード除去回路の出力信号をタイムスロット期間毎に折り返しながら加算する区間積分回路と、タイムスロット期間毎の区間積分結果の中で、最大ピークを検出し、当該最大ピークを検出したタイミングで上記有効シンボル期間を取り出すための同期タイミング位置の検出信号を生成する検出回路とを有する。

## 【0019】

また、本発明は、有効シンボル期間にガード期間が付加された  $n$  ( $n$  は 1 を含む整数) 個のタイムスロット列を含み、かつ当該タイムスロット列に対してフレームガード期間が付加されて 1 フレームが構成された OFDM 信号から、有効シンボル期間を取り出すための同期タイミング位置を検出する受信同期装置であって、受信した OFDM 信号を有効シンボル期間だけ遅らせる遅延回路と、受信した OFDM 信号と上記遅延回路により遅延された OFDM 信号との相関を求める演算回路と、上記演算回路の出力信号をガード期間分全て加算する移動積分回路と、上記移動積分回路の出力信号を受けて、フレーム期間の信号から上記フレームガード期間分だけ除去した信号を出力するフレームガード除去回路と、上記フレームガード除去回路の出力信号をタイムスロット期間毎に折り返しながら加算する区間積分回路と、タイムスロット期間毎の区間積分結果の中で、最大ピークを検出し、当該最大ピークを検出したタイミングで上記有効シンボル期間を取り出すための同期タイミング位置の検出信号を生成する検出回路とを有する。

## 【0020】

また、本発明は、有効シンボル期間にガード期間が付加された  $n$  ( $n$  は 1 を含む整数) 個のタイムスロット列を含み、かつ当該タイムスロット列に対してフレ

ームガード期間が付加されて1フレームが構成されたOFDM信号から、有効シンボル期間を取り出すための同期タイミング位置を検出する受信同期装置であって、受信したOFDM信号を有効シンボル期間だけ遅らせる遅延回路と、受信したOFDM信号と上記遅延回路により遅延されたOFDM信号との相関を求める演算回路と、上記演算回路の出力信号を受けて、第1番目から第 $n$ 番目のタイムスロット期間の信号に対応して設けられ、それぞれ上記フレームガード期間分だけ除去した信号を出力する $n$ 個のフレームガード除去回路と、上記 $n$ 個のフレームガード除去回路に対応して設けられ、対応するフレームガード除去回路の出力信号をタイムスロット期間毎に折り返しながら加算する $n$ 個の区間積分回路と、上記 $n$ 個の区間積分回路の区間積分結果の中で、最大ピークを検出し、当該最大ピークを検出したタイミングで上記有効シンボル期間を取り出すための同期タイミング位置の検出信号を生成する検出回路とを有する。

## 【 0 0 2 1 】

また、本発明は、有効シンボル期間にガード期間が付加された $n$  ( $n$ は1を含む整数) 個のタイムスロット列を含み、かつ当該タイムスロット列に対してフレームガード期間が付加されて1フレームが構成されたOFDM信号から、有効シンボル期間を取り出すための同期タイミング位置を検出する受信同期装置であって、受信したOFDM信号を有効シンボル期間だけ遅らせる遅延回路と、受信したOFDM信号と上記遅延回路により遅延されたOFDM信号との相関を求める演算回路と、上記演算回路の出力信号をガード期間分全て加算する移動積分回路と、上記移動積分回路の出力信号を受けて、第1番目から第 $n$ 番目のタイムスロット期間の信号に対応して設けられ、それぞれ上記フレームガード期間分だけ除去した信号を出力する $n$ 個のフレームガード除去回路と、上記 $n$ 個のフレームガード除去回路に対応して設けられ、対応するフレームガード除去回路の出力信号をタイムスロット期間毎に折り返しながら加算する $n$ 個の区間積分回路と、上記 $n$ 個の区間積分回路の区間積分結果の中で、最大ピークを検出し、当該最大ピークを検出したタイミングで上記有効シンボル期間を取り出すための同期タイミング位置の検出信号を生成する検出回路とを有する。

## 【 0 0 2 2 】

また、本発明の受信同期装置では、供給される上記有効シンボル期間を取り出すための同期タイミングと上記検出回路による検出信号とを比較して、同期タイミングのずれを測定し、その測定結果に応じたオフセット補正信号を生成するオフセット補正信号生成回路を有する。

## 【 0 0 2 3 】

また、本発明の受信同期装置では、上記検出回路は、ガード期間を同期ポイントとして最大ピークを検出する。

## 【 0 0 2 4 】

また、本発明の受信同期装置では、上記フレームガード期間は、無信号期間である。

## 【 0 0 2 5 】

また、本発明は、有効シンボル期間にガード期間が付加された $n$  ( $n$ は1を含む整数) 個のタイムスロット列を含み、かつ当該タイムスロット列に対してフレームガード期間が付加されて1フレームが構成されたOFDM信号から、同期タイミング信号に同期して有効シンボル期間を取り出して復調する復調装置であって、上記同期タイミング信号を生成し、かつ、供給されるオフセット補正信号に基づいて同期タイミングを補正するタイミング制御回路と、受信したOFDM信号を有効シンボル期間だけ遅らせる遅延回路と、受信したOFDM信号と上記遅延回路により遅延されたOFDM信号との相関を求める演算回路と、上記演算回路の出力信号を受けて、フレーム期間の信号から上記フレームガード期間分だけ除去した信号を出力するフレームガード除去回路と、上記フレームガード除去回路の出力信号をタイムスロット期間毎に折り返しながら加算する区間積分回路と、タイムスロット期間毎の区間積分結果の中で、最大ピークを検出し、当該最大ピークを検出したタイミングで上記有効シンボル期間を取り出すための同期タイミング位置の検出信号を生成する検出回路と、上記同期タイミング信号と上記検出回路による検出信号とを比較して、同期タイミングのずれを測定し、その測定結果をオフセット補正信号として上記タイミング制御回路に供給するオフセット補正信号生成回路とを含む受信同期装置とを有する。

## 【 0 0 2 6 】

また、本発明は、有効シンボル期間にガード期間が付加された  $n$  ( $n$  は 1 を含む整数) 個のタイムスロット列を含み、かつ当該タイムスロット列に対してフレームガード期間が付加されて 1 フレームが構成された OFDM 信号から、同期タイミング信号に同期して有効シンボル期間を取り出して復調する復調装置であって、上記同期タイミング信号を生成し、かつ、供給されるオフセット補正信号に基づいて同期タイミングを補正するタイミング制御回路と、受信した OFDM 信号を有効シンボル期間だけ遅らせる遅延回路と、受信した OFDM 信号と上記遅延回路により遅延された OFDM 信号との相関を求める演算回路と、上記演算回路の出力信号をガード期間分全て加算する移動積分回路と、上記移動積分回路の出力信号を受けて、フレーム期間の信号から上記フレームガード期間分だけ除去した信号を出力するフレームガード除去回路と、上記フレームガード除去回路の出力信号をタイムスロット期間毎に折り返しながら加算する区間積分回路と、タイムスロット期間毎の区間積分結果の中で、最大ピークを検出し、当該最大ピークを検出したタイミングで上記有効シンボル期間を取り出すための同期タイミング位置の検出信号を生成する検出回路と、上記同期タイミング信号と上記検出回路による検出信号とを比較して、同期タイミングのずれを測定し、その測定結果をオフセット補正信号として上記タイミング制御回路に供給するオフセット補正信号生成回路とを含む受信同期装置とを有する。

## 【 0 0 2 7 】

また、本発明は、有効シンボル期間にガード期間が付加された  $n$  ( $n$  は 1 を含む整数) 個のタイムスロット列を含み、かつ当該タイムスロット列に対してフレームガード期間が付加されて 1 フレームが構成された OFDM 信号から、同期タイミング信号に同期して有効シンボル期間を取り出して復調する復調装置であって、上記同期タイミング信号を生成し、かつ、供給されるオフセット補正信号に基づいて同期タイミングを補正するタイミング制御回路と、受信した OFDM 信号を有効シンボル期間だけ遅らせる遅延回路と、受信した OFDM 信号と上記遅延回路により遅延された OFDM 信号との相関を求める演算回路と、上記演算回路の出力信号を受けて、第 1 番目から第  $n$  番目のタイムスロット期間の信号に対応して設けられ、それぞれ上記フレームガード期間分だけ除去した信号を出力す

る  $n$  個のフレームガード除去回路と、上記  $n$  個のフレームガード除去回路に対応して設けられ、対応するフレームガード除去回路の出力信号をタイムスロット期間毎に折り返しながら加算する  $n$  個の区間積分回路と、上記  $n$  個の区間積分回路の区間積分結果の中で、最大ピークを検出し、当該最大ピークを検出したタイミングで上記有効シンボル期間を取り出すための同期タイミング位置の検出信号を生成する検出回路と、上記同期タイミング信号と上記検出回路による検出信号とを比較して、同期タイミングのずれを測定し、その測定結果をオフセット補正信号として上記タイミング制御回路に供給するオフセット補正信号生成回路とを含む受信同期装置とを有する。

#### 【 0 0 2 8 】

また、本発明は、有効シンボル期間にガード期間が付加された  $n$  ( $n$  は 1 を含む整数) 個のタイムスロット列を含み、かつ当該タイムスロット列に対してフレームガード期間が付加されて 1 フレームが構成された OFDM 信号から、同期タイミング信号に同期して有効シンボル期間を取り出して復調する復調装置であって、上記同期タイミング信号を生成し、かつ、供給されるオフセット補正信号に基づいて同期タイミングを補正するタイミング制御回路と、受信した OFDM 信号を有効シンボル期間だけ遅らせる遅延回路と、受信した OFDM 信号と上記遅延回路により遅延された OFDM 信号との相関を求める演算回路と、上記演算回路の出力信号をガード期間分全て加算する移動積分回路と、上記移動積分回路の出力信号を受けて、第 1 番目から第  $n$  番目のタイムスロット期間の信号に対応して設けられ、それぞれ上記フレームガード期間分だけ除去した信号を出力する  $n$  個のフレームガード除去回路と、上記  $n$  個のフレームガード除去回路に対応して設けられ、対応するフレームガード除去回路の出力信号をタイムスロット期間毎に折り返しながら加算する  $n$  個の区間積分回路と、上記  $n$  個の区間積分回路の区間積分結果の中で、最大ピークを検出し、当該最大ピークを検出したタイミングで上記有効シンボル期間を取り出すための同期タイミング位置の検出信号を生成する検出回路と、上記同期タイミング信号と上記検出回路による検出信号とを比較して、同期タイミングのずれを測定し、その測定結果をオフセット補正信号として上記タイミング制御回路に供給するオフセット補正信号生成回路とを含む受

信同期装置とを有する。

【 0 0 2 9 】

本発明によれば、遅延回路において、受信した OFDM 信号が有効シンボル期間だけ遅延される。遅延された OFDM 信号は、演算回路に供給され、遅延されていない OFDM 信号との相関が求められる。

演算回路の出力信号は、たとえば移動積分回路に入力され、ここでガード期間分全て加算されて、フレームガード除去回路に供給される。

フレームガード除去回路においては、移動積分回路の出力信号を受けて、フレーム期間の信号から受信 OFDM 信号に含まれるフレームガード期間分だけ除去した信号が出力される。

フレームガード除去回路の出力信号は区間積分回路に供給される。区間積分回路においては、フレームガード除去回路の出力信号がタイムスロット期間毎に折り返しながら加算され、これら区間積分結果は検出回路に供給される。

検出回路では、タイムスロット期間毎の区間積分結果の中で、たとえばガード期間を同期ポイントとして最大ピークが検出され、最大ピークを検出したタイミングで有効シンボル期間を取り出すための同期タイミング位置の検出信号が生成される。

検出回路による検出信号は、オフセット補正信号生成回路に供給される。オフセット補正信号生成回路では、有効シンボル期間を取り出すための同期タイミングと検出回路による検出信号とが比較されて、同期タイミングのずれが測定され、測定結果に応じたオフセット補正信号が生成される。

【 0 0 3 0 】

オフセット補正信号生成回路で生成されたオフセット補正信号は、たとえば復調装置を構成するタイミング制御回路に供給される。

タイミング制御回路では、供給されるオフセット補正信号に基づいて同期タイミングが補正される。

そして、補正された同期タイミング信号に同期して受信 OFDM 信号から有効シンボル期間が取り出されて、データが復調される。

【 0 0 3 1 】

【発明の実施の形態】

図 1 は、本発明に係る受信同期装置が適用される OFDM 通信システムの構成例を示す図である。

【0032】

この OFDM 通信システム 1 は、移動端末局 (MS ; Mobile Station) M1 ~ M3、基地局 (BS ; Base Station) B1 ~ B4、既存セルラの有線ネットワーク N1、インターネット (Internet) などのデータ通信網 N2、付加ダウンリンクのためにあるデータベースなどを持つデータ通信網 N3、および付加ダウンリンクのネットワークのためにある制御センタ (MRC ; Mobile Routing Center) CTR を主構成要素として有している。

【0033】

基地局 B1 は、既存セルラの機能と付加ダウンリンクの機能を有しており、基地局 B3 は、付加ダウンリンク機能を有している。

そして、有線ネットワーク N1 は、たとえば有線の通信線 L1 および L2 により基地局 B1 および B2 に接続されている。

制御センタ CTR は、通信線 L3 および L4 により基地局 B1 および B3 に接続されている。

また、制御センタ CTR は、通信線 L5 によりネットワーク N1 に接続せられ、通信線 L6 によりデータ通信網 N2 に接続され、通信線 L7 によりデータ通信網 N3 に接続されている。

【0034】

このような構成を有する OFDM 通信システム 1 は、以下の理由に基づいて構成されている。

すなわち、近年、移動通信の需要は非常に高まっており、音声などの小容量の通信だけでなく、インターネットに代表される、デジタルデータのコンテンツのダウンロードなど、より大容量の情報伝送にも使用されるようになっている。

これらデジタルデータの通信では、個人が発信する情報量に比べ、受信する情報量が圧倒的に大きいという特徴がある。

そこで、既存の携帯電話網にオーバーレイする形態で、新たに下り (ダウンリ

ンク：基地局から移動端末局方向への通信）回路を付加している。

この下り回線は、既存の携帯電話網に比べて、より大容量の情報を伝送できるように設計される。

このような携帯通信システムにおいては、利用者は制御信号などの比較的低いビットレートの信号は既存の携帯電話網で通信し、ダウンロードするデジタルデータなど、高いビットレートの信号は、この付加した下り回線で高速に伝送するように構成される。

#### 【0035】

OFDM通信システム1において、セルは、たとえば図2に示すように構成することが可能である。

図2において、実線は、既存の携帯電話基地局それぞれが移動端末と通信できる範囲（セル）を示している。そして、破線で示すものが、下り（基地局から移動端末局方向への通信）専用に付加的に設けた広帯域無線（W-OFDM）通信システムの基地局それぞれが移動端末局と通信できる範囲（セル）を示している。

#### 【0036】

具体的には、図2（A）に示すように、既存の携帯電話システムの基地局と同じように設置し同じセル形状を構成する方法、図2（B）に示すように、利用者が多く存在するエリアのみ基地局を設置する方法、図2（C）に示すように、利用者が多く存在するエリアに既存の携帯電話基地局より小出力の基地局を設置し、携帯電話のセルより小さなセル（マイクロセル）で構成する方法、図2（D）に示すように、既存の携帯電話基地局より大出力の基地局を設置し、携帯電話のセルより大きなセルで構成する方法、図2（E）に示すように、図2（B）および図2（C）の方法を組み合わせたて構成する方法（オーバーレイセルシステム）、あるいは図2（F）に示すように、主要道路沿いにマイクロセルを構成する方法などがある。

#### 【0037】

本実施形態では、たとえば図2（A）の方法、すなわち、既存の携帯電話システムの基地局と同じように設置し同じセル形状を構成する方法によりセルが構成

される。

【0038】

W-OFDM通信システム1において、移動端末局M1～M4は、制御信号などを既存の携帯電話システムで送受信し、下りのトラフィックチャネルはW-OFDMシステムを経由して移動端末局に送信される。W-OFDM通信システムは、上述したように、既存の携帯電話の情報伝送能力に比較して、より大容量となっている。

W-OFDMの各基地局で使用する無線チャネルは、同一チャネル干渉がなるべく生じず、かつ無線チャネルが有効に利用できるように各基地局毎に割り当てられている。各基地局B1～B3は同期しており、後述するフレームを同じタイミングで送信する。

【0039】

ここで、図1のOFDM通信システム1の通信例を説明する。

たとえば、移動端末局M1は、データのダウンロードの要求を制御センタCTRに伝えるため、信号(001)を、既存システムのフォーマットに従い基地局B1に送信する。

この要求信号は、既存のセルラネットワークN1を経由し、制御センタCTRに届けられる。

データの要求を知った制御センタCTRは、データ通信網N2から通信線L6経由でデータ(121)を取り寄せ、取り寄せたデータ(121)を移動端末局M1に届けるため、通信線L3経由でデータ(111)として基地局B2に送信する。

このデータ(111)を受け取った基地局B2は、付加ダウンリンクのフォーマットに従い、移動端末局M1に対してデータ(101)を送信する。

これにより、移動端末局M1は要求したデータ(101)を受信することができる。

【0040】

あるいは、移動端末局M3は、データのダウンロードの要求を制御センタCTRに伝えるため、信号(003)を、既存システムのフォーマットに従い基地局

B 3 に送信する。

この要求信号は、既存のセルラネットワーク N 1 を経由し、制御センタ C T R に届けられる。

データの要求を知った制御センタ C T R は、付加ダウンリンク専用のデータ通信網 N 3 から通信線 L 7 経由でデータ ( 1 2 3 ) を取り寄せ、取り寄せたデータ ( 1 2 3 ) を移動端末局 M 3 に届けるため、通信線 L 4 経由でデータ ( 1 1 3 ) として、付加ダウンリンク専用の基地局 B 4 に送信する。

このデータ ( 1 1 3 ) を受け取った基地局 B 4 は、付加ダウンリンクのフォーマットに従い、移動端末局 M 3 に対してデータ ( 1 0 3 ) を送信する。

これにより、移動端末局 M 3 は要求したデータ ( 1 0 3 ) を受信することができる。

#### 【 0 0 4 1 】

このような O F D M 通信システム 1 において、移動端末局 M 1 ~ M 4 に送信される O F D M 信号は、図 3 に示すように、1 フレーム F R M が 3 つのタイムスロット期間 T S L T と一つのフレームガード期間 T F G D により構成される。

図 3 において、T F R M はフレーム期間、T S L T はタイムスロット期間、T F G D はフレームガード期間をそれぞれ示している。

フレームガード F G D は無信号であり、本実施形態では、フレーム F R M の 3 つのタイムスロット列の末尾に付加されている。

各基地局 B 1 ~ B 3 は、3 つのタイムスロット S L T と一つのフレームガード F G D により構成されるフレームを単位として、同じタイミングでフレームを送出する。

なお、本実施形態においては、フレームガード期間 T F G D をフレームの末尾に付加した例を示しているが、フレームの先頭に設ける、あるいはフレームの末尾および先頭に設けることも可能である。

#### 【 0 0 4 2 】

また、フレーム F R M を構成する各タイムスロット S L T は、有効シンボル期間 T S B L に、ガード G D を付加して構成される。

ガード G D を付加したタイムスロット S L T は、有効シンボル期間の先頭、あ

るいは末尾、あるいは先頭と末尾のある決められた期間の信号を、図4から図6に示すように、有効シンボル期間の反対端側、図4の例では、有効シンボル期間T S B Lの末尾の信号と同一信号を有効シンボル期間の先頭につなげ、図5の例では、有効シンボル期間T S B Lの先頭の信号と同一信号を有効シンボル期間の末尾につなげ、図6の例では、有効シンボル期間の先頭と末尾の信号それぞれと同一信号を有効シンボル期間の末尾と先頭につなぎ合わせて形成される。

図3に示すタイムスロットは、図4に示す方法により構成されたものである。

#### 【 0 0 4 3 】

以上のように、有効シンボル期間T S B Lにガード期間T G Dを付加されたタイムスロット列にフレームガード期間T F G Dしてフレームが構成されたO F D M信号を受信する移動端末局M 1 ~ M 3 には、フレームガード期間が付加されたO F D M信号をより正確に同期することが可能な受信同期装置が搭載されている。

#### 【 0 0 4 4 】

以下、移動端末局M 1 ~ M 3 に搭載される受信同期装置の具体的な構成および機能について、図面に関連付けて説明する。

#### 【 0 0 4 5 】

図7は、本発明に係る受信同期装置を含むO F D M復調装置の一実施形態を示すブロック図である。

#### 【 0 0 4 6 】

本O F D M復調装置1 0 は、図7に示すように、帯域フィルタ1 1、ダウンコンバータ1 2、アナログ／デジタル（A／D）変換回路1 3、F F T（高速（高速離散フーリエ変換）演算回路1 4、復調回路1 5、クロック&タイミング制御回路1 6、および同期位置検出装置1 7を有している。

#### 【 0 0 4 7 】

帯域フィルタ1 1 は、図示しないアンテナから受信されたO F D M信号から必要な周波数帯域のみを抽出、言い換えれば、必要となる周波数帯域以外のノイズ成分が除去し、その後このR F（Radio Frequency）信号S 1 1をダウンコンバータ1 2に出力する。

## 【0048】

ダウンコンバータ12は、帯域フィルタ11によるRF信号S11をIF (Intermediate Frequency) 信号に変換して、このIF信号S12をA/D変換回路13に出力する。

## 【0049】

A/D変換回路13は、クロック&タイミング制御回路16から供給されるクロック信号S16aに基づいてダウンコンバータ12によるIF信号S12をアナログ信号からデジタル信号に変換し、このデジタル信号S13をFFT演算回路14および同期位置検出装置17に出力する。

## 【0050】

FFT演算回路14は、A/D変換回路13によるデジタル信号S13に対して、一次復調であるFFT演算を行い、この結果を信号S14として復調回路15に出力する。

FFT演算回路14は、クロック&タイミング制御回路16から供給される、FFT演算されるデジタル信号の先頭位置を通知するタイミング信号S16bに基づいてFFT演算を行う。

## 【0051】

復調回路15は、クロック&タイミング制御回路16から供給されるクロック信号S16cに基づいてFFT演算回路14においてFFT演算された結果を示す信号S14に対して二次復調を行い、受信OFDM信号を復調する。

## 【0052】

クロック&タイミング制御回路16は、A/D変換回路13にサンプリングクロックS16aを供給し、FFT演算回路14にFFT演算されるデジタル信号の先頭位置を通知するタイミング信号S16bを供給し、復調装置15にクロック信号S16cを供給し、同期位置検出装置17にプレ同期タイミング信号S16dを供給する。

クロック&タイミング制御回路16は、FFT演算回路14に供給するタイミング信号S16bは受信OFDM信号の有効シンボル期間の先頭、すなわちFFT演算を行うデジタル信号の最初のビット（パラレル信号：以降ポイントと記述す

る)がFFT演算回路14に入力されるのと同時に、パルス状の信号として送出する。

上述したように、タイムスロット期間TSLT、有効シンボル期間TSBL、フレーム期間TFRM、およびフレームガード期間TFGDなどは、事前に固定的に決まっており、クロック&タイミング制御回路16は、この取り決めに基づいてFFT演算用タイミング信号S16bを、一定周期で送出する。

なお、復調装置を起動するときは、FFT演算タイミングの位置は不明である。そのため、クロック&タイミング制御回路16は適当なタイミングでタイミング信号を送出する。

また、クロック&タイミング制御回路16は、同期位置検出装置17によるオフセット補正信号S17に基づいて同期タイミングを補正し、正しいFFT演算用タイミング信号S16bをFFT演算回路14に送出する。

#### 【0053】

同期位置検出装置17は、A/D変換回路13によるデジタル信号S13を受けて、FFT演算のタイミング、すなわち、有効シンボル期間の先頭位置、言い換えれば、有効シンボル期間のデジタル信号の最初の1ポイントの位置を検出する。

同期位置検出装置17は、検出したFFT演算タイミング、すなわち同期タイミングと、クロック&タイミング制御回路16により供給されるプレ同期タイミングS16dと比較し、真の同期タイミングとしてプレ同期タイミングがどれだけずれているかの補正信号、すなわちオフセット補正信号を生成して、クロック&タイミング制御回路16にフィードバックする。

#### 【0054】

この同期位置検出装置17は、本実施形態に係るフレームガードを含む受信OFDM信号を正確に同期することが可能な回路として構成されている。

#### 【0055】

図8は、本発明に係る受信同期装置としての同期位置検出装置17の具体的な構成例を示すブロック図である。

#### 【0056】

同期位置検出装置 1 7 は、図 8 に示すように、遅延回路 1 7 1、演算回路としての乗算回路 1 7 2、移動積分回路 1 7 3、 $n$  個のフレームガード除去回路 1 7 4 - 1 ~ 1 7 4 -  $n$ 、 $n$  個の区間積分回路 1 7 5 - 1 ~ 1 7 5 -  $n$ 、スレッショルドピーク検出回路 1 7 6、およびオフセット補正信号生成回路 1 7 7 を有している。

## 【 0 0 5 7 】

遅延回路 1 7 1 は、A/D 変換回路 1 3 によりデジタル信号 S 1 3 に変換された OFDM 信号を有効シンボル期間だけ、換言すれば、有効シンボル区間分のポイント数だけ遅らせて乗算回路 1 7 2 に出力する。

## 【 0 0 5 8 】

乗算回路 1 7 2 は、A/D 変換回路 1 3 より出力されたデジタル信号 S 1 3 と、遅延回路 1 7 1 により有効シンボル区間分のポイント数だけ遅らせた信号 S 1 7 1 とを、たとえば複素共役乗算する。

## 【 0 0 5 9 】

具体的な一実施形態を挙げると、遅延回路 1 7 1 は、たとえば有効シンボル期間分のデジタル信号を蓄積できるだけの容量を持つメモリを有し、このメモリに A/D 変換回路 1 3 からの出力デジタル信号 S 1 3 を順次書き込んでゆく。

ここで有効シンボル期間分のデジタル信号のポイント数を  $n$  ポイントとすると、遅延回路 1 7 2 は、A/D 変換回路 1 3 からの出力デジタル信号 S 1 3 を 1 ポイント目から順にメモリに書き込んでゆく。そして、 $n$  ポイント目のデジタル信号をメモリに書き込み、次の  $n + 1$  ポイント目のデジタル信号に書き込むと同時に、1 ポイント目のデジタル信号をメモリから読み出し出力する。

そして、乗算回路 1 7 2 は、遅延回路 1 7 1 のメモリより出力された 1 ポイント目のデジタル信号と、 $n + 1$  ポイント目のデジタル信号の複素共役乗算を行う。以降、乗算回路 1 7 2 は、2 ポイント目と  $n + 2$  ポイント目の複素共役乗算を行い、この操作を繰り返す。

## 【 0 0 6 0 】

移動積分回路 1 7 3 は、乗算回路 1 7 2 の複素共役乗算を行った結果に対して、ガード期間分のデジタル信号の総和を計算し、その結果をフレームガード除去

装置 1 7 4 - 1 ~ 1 7 4 - n に出力する。移動積分回路 1 7 3 が、総和の計算を開始する位置は、移動積分回路 1 7 3 に入力される 1 ポイント目から始まり、順次、1 ポイントずつシフトしてゆく。

#### 【 0 0 6 1 】

具体的な一実施例を挙げると、移動積分回路 1 7 3 は、ガード期間分のデジタル信号を蓄積できるだけの容量を持つメモリを有し、このメモリに複素共役乗算の結果を順次書き込んでいく。ここでガード期間分のデジタル信号のポイント数を  $n$  ポイントとすると、移動積分回路 1 7 3 は、複素共役乗算回路 1 7 2 部からの出力を 1 ポイント目から順にメモリに書き込んでゆく。同時に、移動積分回路 1 7 3 は、1 ポイント目から順に 2 ポイント目、3 ポイント目と順次加算してゆく。

移動積分回路 1 7 3 は、加算結果を前記メモリとは別のメモリ空間、あるいはレジスタに保持する。そして、移動積分回路 1 7 3 は、 $n + 1$  ポイント目のデジタル信号を加算し、同時に 1 ポイント目のデジタル信号をメモリから読み出し出力する。そしてこの 1 ポイント目のデジタル信号の値を、今まで 1 ポイント目から  $n + 1$  ポイント目までの加算した結果から減算する。そして、移動積分回路 1 7 3 は、この  $n + 1$  ポイント目のデジタル信号は、1 ポイント目のデジタル信号を書き込まれていたメモリアドレスに上書きする。以降、 $n + 2$  ポイント目を加算し、2 ポイント目のデジタル信号をメモリより読み出し出力しこの値を減算し、メモリに上書きし、と、この操作を繰り返す。

#### 【 0 0 6 2 】

フレームガード除去回路 1 7 4 - 1 7 4 - n は、1 フレームを構成するタイムスロット数分であり、それぞれ区間積分回路 1 7 5 - 1 7 5 - n が対となって設けてある。

なお、本実施形態では、1 フレームは 3 つのタイムスロットで構成されていることから、フレームガード除去回路および区間積分回路は、3 つずつ設けられる。

#### 【 0 0 6 3 】

フレームガード除去回路 1 7 4 - 1 は、同期処理を開始した時点から、移動積

分回路 173 の出力信号のうち第 1 番目のタイムスロット期間にフレームガードがある場合にフレームガードを除去し、具体的には、同期処理を開始した時点から最初のタイムスロット期間内に、フレームガード期間分の信号を無視し、区間積分回路 175-1 に出力する。

フレームガード除去回路 174-2 は、移動積分回路 173 の出力信号のうち第 2 番目のタイムスロット期間にフレームガードがある場合にフレームガードを除去し、区間積分回路 175-2 に出力する。

フレームガード除去回路 174-n (本実施形態では  $n=3$ ) は、移動積分回路 173 の出力信号のうち第 n 番目のタイムスロット期間にフレームガードがある場合にフレームガードを除去し、区間積分回路 175-n に出力する。

#### 【0064】

区間積分回路 175-1 は、フレームガード除去回路 174-1 から入力されるデジタル信号をタイムスロット期間分ずつに区切り、これを折り返しながら加算してゆき、その結果をスレッシュホールドピーク検出回路 176 に出力する。

区間積分回路 175-2 は、フレームガード除去回路 174-2 から入力されるデジタル信号をタイムスロット期間分ずつに区切り、これを折り返しながら加算してゆき、その結果をスレッシュホールドピーク検出回路 176 に出力する。

区間積分回路 175-n (本実施形態では  $n=3$ ) は、フレームガード除去回路 174-n から入力されるデジタル信号をタイムスロット期間分ずつに区切り、これを折り返しながら加算してゆき、その結果をスレッシュホールドピーク検出回路 176 に出力する。

#### 【0065】

以下に具体的な一実施形態を挙げる。

なお、ここでは、タイムスロット期間分のデジタル信号のポイント数を n ポイント、フレームガード期間分のデジタル信号のポイント数を m ポイントとする。

#### 【0066】

同期処理を開始し、移動積分回路 173 からのデジタル信号がフレームガード除去回路 174-1 に入力されると、フレームガード除去回路 174-1 は、最初の 1 ポイント目から m ポイント目までの信号は無視する。以降、フレームガー

ド除去回路 174-1 は、 $(3 \times n)$  ポイント分のデジタル信号はそのまま出力し、その後続く  $m$  ポイント分のデジタル信号を無視し、そしてその後の  $(3 \times n)$  ポイント分のデジタル信号を出力し…とこの操作を繰り返す。

区間積分回路 175-1 は、 $n$  ポイント分のデジタル信号が蓄積できるだけの容量を持つメモリを有し、最初の 1 ポイント目から  $m$  ポイント目までのデジタル信号は前述のようにフレームガード除去回路 174-1 によって除去されているので入力されない。

フレームガード除去回路 174-1 は、 $(m+1)$  ポイント目から  $(m+1) + (3 \times n)$  ポイント目までのデジタル信号は区間積分回路 175-1 に出力する。

区間積分回路 175-1 は、 $(m+1)$  ポイントから  $(m+n)$  ポイントまで順次メモリに書き込む。区間積分回路 175-1 は、 $(m+n+1)$  ポイントのデータを、メモリに書き込まれた  $(m+1)$  ポイントのデジタル信号と加算し、 $(m+1)$  のデジタル信号が書き込まれていたメモリアドレスに上書きする。

区間積分回路 175-1 は、この操作を順次繰り返してゆく、すなわちタイムスロット期間ずつ折り返し加算してゆく。

#### 【0067】

フレームガード除去回路 174-2 は、 $(n+1)$  ポイント目から  $(n+m)$  ポイントまでのデジタル信号を無視する。以降、 $(3 \times n)$  ポイント毎に  $m$  ポイントのデジタル信号を無視、すなわち  $(3 \times n)$  ポイント分のデジタル信号はそのまま出力し、その後続く  $m$  ポイント分のデジタル信号を無視し、そしてその後の  $(3 \times n)$  ポイント分のデジタル信号を出力し…とこの操作を繰り返す。

区間積分回路 175-2 は、 $n$  ポイント分のデジタル信号が蓄積できるだけの容量を持つメモリを有し、最初の  $(n+1)$  ポイント目から  $(n+m)$  ポイント目までのデジタル信号は前述のようにフレームガード除去回路 174-2 によって除去されているので入力されない。

フレームガード除去回路 174-2 は、 $(n+m+1)$  ポイント目から  $(n+m+1) + (3 \times n)$  ポイント目までのデジタル信号は区間積分回路 175-2 に出力する。

区間積分回路 175-2 は、 $(n+m+1)$  ポイントから  $(n+m+n)$  ポイントまで順次メモリに書き込む。区間積分回路 175-2 は、 $(n+m+n+1)$  ポイントのデータを、メモリに書き込まれた  $(n+m+1)$  ポイントのデジタル信号と加算し、 $(n+m+1)$  のデジタル信号が書き込まれていたメモリアドレスに上書きする。

区間積分回路 175-2 は、この操作を順次繰り返してゆく、すなわちタイムスロット期間ずつ折り返し加算してゆく。

#### 【0068】

フレームガード除去回路 174-3 は、 $(2 \times n + 1)$  ポイント目から  $(2 \times n + m)$  ポイントまでのデジタル信号を無視する。以降、 $(3 \times n)$  ポイント毎に  $m$  ポイントのデジタル信号を無視、すなわち  $(3 \times n)$  ポイント分のデジタル信号はそのまま出力し、その後続く  $m$  ポイント分のデジタル信号を無視し、そしてその後の  $(3 \times n)$  ポイント分のデジタル信号を出力し…とこの操作を繰り返す。

区間積分回路 175-3 は、 $n$  ポイント分のデジタル信号が蓄積できるだけの容量を持つメモリを有し、最初の  $(2 \times n + 1)$  ポイント目から  $(2 \times n + m)$  ポイント目までのデジタル信号は前述のようにフレームガード除去回路 174-3 によって除去されているので入力されない。

フレームガード除去回路 174-3 は、 $(2 \times n + m + 1)$  ポイント目から  $(2 \times n + m + 1) + (3 \times n)$  ポイント目までのデジタル信号は区間積分回路 175-3 に出力する。

区間積分回路 175-3 は、 $(2 \times n + m + 1)$  ポイントから  $(2 \times n + m + n)$  ポイントまで順次メモリに書き込む。区間積分回路 175-3 は、 $(2 \times n + m + n + 1)$  ポイントのデータを、メモリに書き込まれた  $(2 \times n + m + 1)$  ポイントのデジタル信号と加算し、 $(2 \times n + m + 1)$  のデジタル信号が書き込まれていたメモリアドレスに上書きする。

区間積分回路 175-3 は、この操作を順次繰り返してゆく、すなわちタイムスロット期間ずつ折り返し加算してゆく。

#### 【0069】

上述したように、本実施形態に係るフレームガード除去回路174-1~174-nは、真のフレームガード位置を検出して、これを除去しているのではなく、おおよそ想定される場所でフレームガード期間分のデータを間引いているだけである。

## 【0070】

スレッシュホールドピーク検出回路176は、区間積分回路175-1~175-nの積分結果を監視しており、区間積分結果があるスレッシュホールドを超えた一つの区間積分回路について、この区間積分結果のピークを検出する。

スレッシュホールドピーク検出回路176は、ピークを検出された時点で、パルス状の検出信号S176をオフセット補正信号生成回路177に出力する。

## 【0071】

オフセット補正信号生成回路177は、クロック&タイミング制御回路16から供給されるプレ同期タイミング信号S16dとパルス状検出信号S176とを比較し、その同期タイミング信号S16dのズレを測定し、その結果をオフセット補正信号S17としてクロック&タイミング制御回路16にフィードバックする。

## 【0072】

次に、上記構成を有するOFDM復調装置の動作を説明する。

## 【0073】

図示しないアンテナから受信された受信OFDM信号は、帯域フィルタ11によって、必要な周波数帯域のみを抽出される。

帯域フィルタ11によって、必要となる周波数帯域以外のノイズ成分が除去されたRF信号S11は、ダウンコンバータ12によってIF信号S12に変換される。

そして、ダウンコンバータ12から出力されたIF信号S12は、クロック&タイミング制御回路16により制御されるA/D変換回路13によりデジタル信号S13に変換され、FFT演算回路14および同期位置検出装置17に供給される。

## 【0074】

FFT演算回路14においては、A/D変換後のデジタル信号S13に対して一次復調であるFFT演算が行われる。

このときFFT演算回路14においてFFT演算されるデジタル信号S13の先頭位置を通知するタイミング信号S16bがクロック&タイミング制御回路16から供給されており、このタイミング信号S16bを基にFFT演算が行われる。

このタイミング信号S16bは、有効シンボル期間の先頭、すなわちFFT演算を行うデジタル信号S13の最初のビット（ポイント）がFFT演算回路14に入力されるのと同時に、パルス状信号としてクロック&タイミング制御回路16から送出される。

#### 【0075】

同期位置検出装置17においては、A/D変換回路13により出力されたデジタル信号S13が、遅延回路171により有効シンボル区間分のポイント数だけ遅らせた信号と、乗算回路172で複素共役乗算され、その結果が移動積分回路173に出力される。

移動積分回路173では、複素共役乗算を行った結果に対して、ガード期間分のデジタル信号の総和が計算される。この総和の計算を開始する位置は、移動積分回路173に入力される1ポイント目から始められ、順次、1ポイントずつシフトされる。移動積分回路173の積分結果は、フレームガード除去回路174-1～174-nに供給される。

#### 【0076】

各フレームガード除去回路174-1～174-nでは、同期処理を開始した時間から最初のタイムスロット期間にフレームガードが存在する場合のフレームガード除去、第2番目のタイムスロット期間にフレームガードがある場合のフレームガード除去、第n番目のタイムスロット期間にフレームガードがある場合のフレームガード除去が行われる。これらのフレームガード除去処理は、おおよそ想定される場所でフレームガード期間分のデータを間引いて（フレームガード期間分の信号を無視して）行われる。

#### 【0077】

区間積分回路 175-1 ~ 175n では、各フレームガード除去回路 174-1 ~ 174-n から入力されるデジタル信号がタイムスロット期間分ずつに区切られ、これを折り返しながら加算されてゆき、結果がスレッシュホールドピーク検出回路 176 に出力される。

スレッシュホールドピーク検出回路 176 においては、区間積分回路 175-1 ~ 175n の結果が監視されており、区間積分結果があるスレッシュホールドを超えた一つの区間積分回路について、この区間積分結果のピークが検出される。

そして、ピークが検出された時点で、パルス状の検出信号 S176 がオフセット補正信号生成回路 177 に出力される。

この信号 S176 の出力タイミングが同期位置検出装置が検出した FFT 演算タイミングであり、同期タイミングが、オフセット補正信号生成回路 177 においてクロック & タイミング制御回路 16 から供給されるプレ同期タイミング信号 S16d と比較され、真の同期タイミングとしてプレ同期タイミングがどれだけずれているかの補正信号、すなわちオフセット補正信号 S17 が生成されて、クロック & タイミング制御回路 16 にフィードバックされる。

#### 【0078】

クロック & タイミング制御回路 16 では、このオフセット補正信号 S17 を基に、同期タイミングが補正され、正しい FFT 演算タイミング信号 S16b が FFT 演算回路 14 に送出される。

この補正されたタイミング信号 S16b に基づいて得られた FFT 演算結果は、二次復調を行う復調回路 15 に入力され復調される。

#### 【0079】

以上説明したように、本実施形態によれば、受信した OFDM 信号を有効シンボル期間だけ遅らせる遅延回路 171 と、受信した OFDM 信号と遅延回路により遅延された OFDM 信号との相関を求める乗算回路 172 と、演算回路の出力信号をガード期間分全て加算する移動積分回路 173 と、移動積分回路 173 の出力信号を受けて、第 1 番目から第 n 番目のタイムスロット期間の信号に対応して設けられ、それぞれ上記フレームガード期間分だけ除去した信号を出力する n 個のフレームガード除去回路 174-1 ~ 174-n と、対応するフレームガー

ド除去回路の出力信号をタイムスロット期間毎に折り返しながら加算する  $n$  個の区間積分回路  $175-1 \sim 175-n$  と、 $n$  個の区間積分回路の区間積分結果の中で最大ピークを検出し、最大ピークを検出したタイミングで有効シンボル期間を取り出すための同期タイミング位置の検出信号  $S176$  を生成する検出回路  $176$  と、供給されるプレ同期タイミングと検出回路  $176$  による検出信号とを比較して、同期タイミングのずれを測定し、その測定結果に応じたオフセット補正信号を生成するオフセット補正信号生成回路  $177$  とを有する同期位置検出装置  $17$  を設けたので、フレームガードを有する OFDM 無線通信システムの同期をより正確に行うことができる。

また、同期装置でフレームガードの挿入ポイントが判断できるため、フレーム同期のための制御情報（どこが、フレームの先頭なのかを通知するための制御情報）を送る必要がなくなり、その分より多くの情報を伝送することができる利点がある。

【0080】

【発明の効果】

以上説明したように、本発明によれば、フレームガードを有する OFDM 無線通信システムの同期を行うことができる。本同期装置は、相関値の区間積分を用いているので、より正確な同期を行うことができる。

また、同期装置でフレームガードの挿入ポイントが判断できるため、フレーム同期のための制御情報（どこが、フレームの先頭なのかを通知するための制御情報）を送る必要がなくなり、その分より多くの情報を伝送することができる。

【図面の簡単な説明】

【図1】

本発明に係る受信同期装置が適用される OFDM 通信システムの構成例を示す図である。

【図2】

図1の通信システムにおけるセルの構成方法を説明するための図である。

【図3】

本発明に係るフレームガードを含む OFDM 信号の構成例を示す図である。

【図 4】

本発明に係る OFDM 信号のガードを含むタイムスロットの形成方法を説明するための図である。

【図 5】

本発明に係る OFDM 信号のガードを含むタイムスロットの形成方法を説明するための図である。

【図 6】

本発明に係る OFDM 信号のガードを含むタイムスロットの形成方法を説明するための図である。

【図 7】

本発明に係る受信同期装置を含む OFDM 復調装置の一実施形態を示すブロック図である。

【図 8】

本発明に係る受信同期装置としての同期位置検出装置の具体的な構成例を示すブロック図である。

【図 9】

移動通信システムを説明するための図である。

【図 10】

OFDM 伝送方式の従来の OFDM 信号の構成例を説明するための図である。

【図 11】

従来の移動局の受信系の信号処理動作を説明するための図である。

【図 12】

従来の OFDM 復調装置の区間積分動作を説明するための図である。

【図 13】

フレームガード期間を含む OFDM 信号の特徴を説明するための図である。

【図 14】

従来の OFDM 復調装置でフレームガード期間を含む OFDM 信号を受信する場合の不利益を説明するための図である。

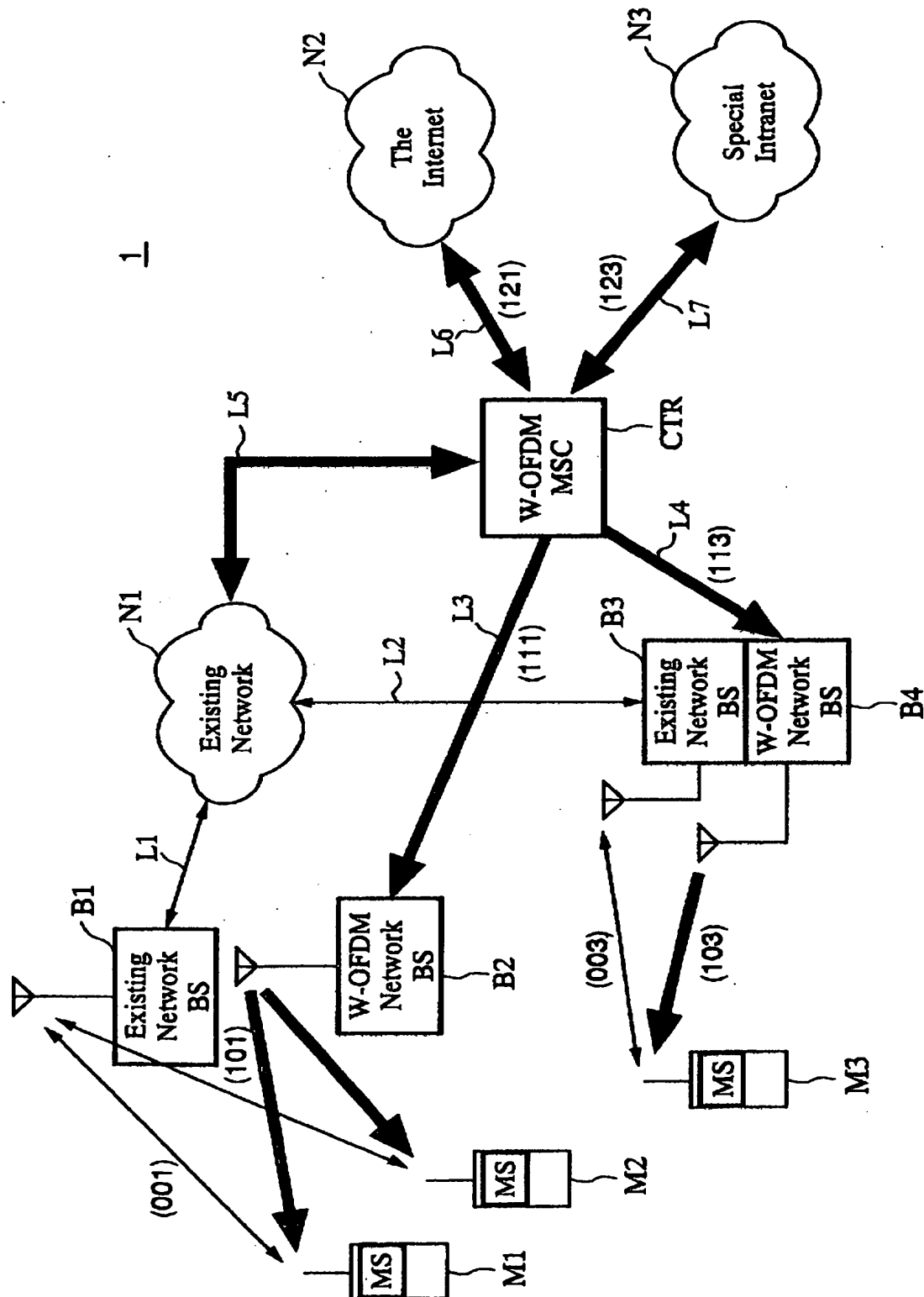
【符号の説明】

1…OFDM通信システム、M1～M4…移動端末局（MS）、B1～B3…基地局（BS）、N1…既存セルラの有線ネットワーク、N2…インターネットなどのデータ通信網、N3…付加ダウンリンクのためにあるデータベースなどを持つデータ通信網、CTR…付加ダウンリンクのネットワークのためにある制御センタ（MRC）、10…OFDM復調装置、11…帯域フィルタ、12…ダウンコンバータ、13…アナログ／デジタル（A/D）変換回路、14…FFT（高速（高速離散フーリエ変換）演算回路、15…復調回路、16…クロック&タイミング制御回路、17…同期位置検出装置、171…遅延回路、172…乗算回路、173…移動積分回路、174-1～174-n…フレームガード除去回路、175-1～175-n…区間積分回路、176…スレッシュホールドピーク検出回路、177…オフセット補正信号生成回路。

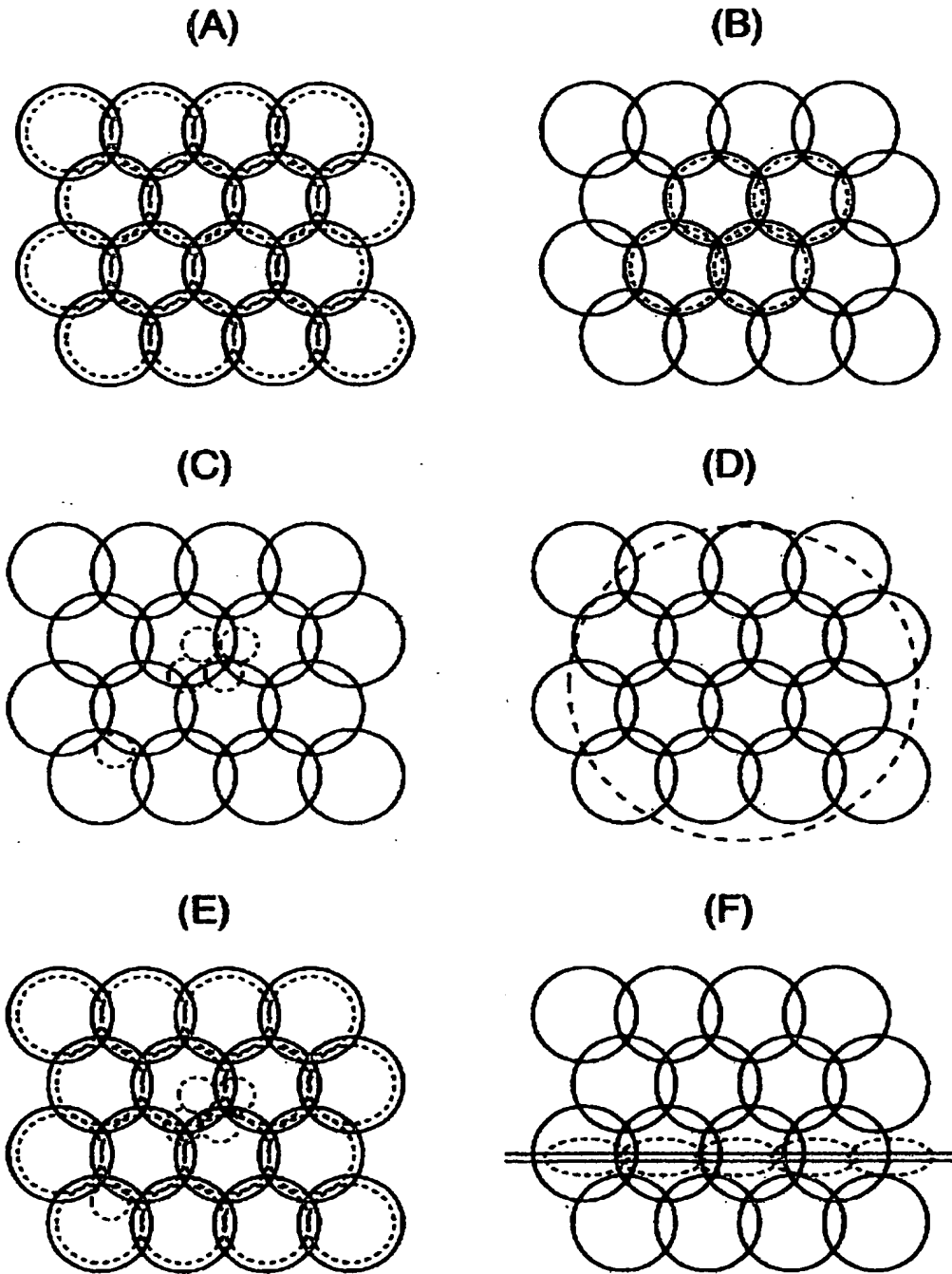
【書類名】

図面

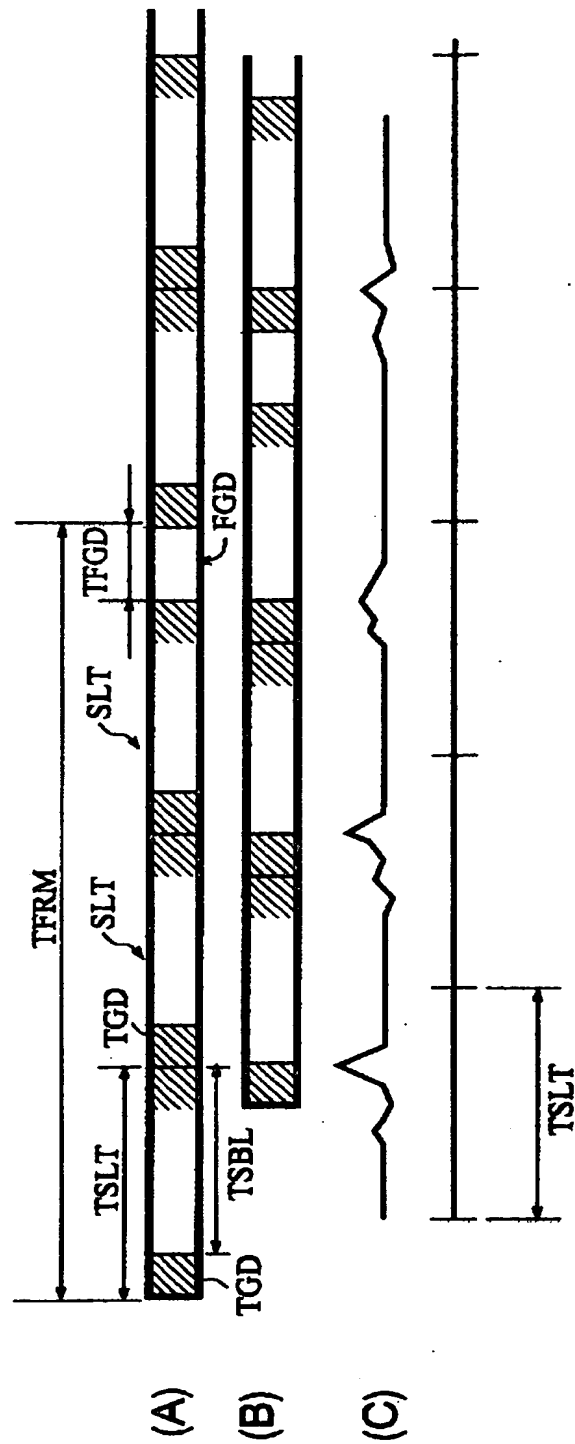
【図1】



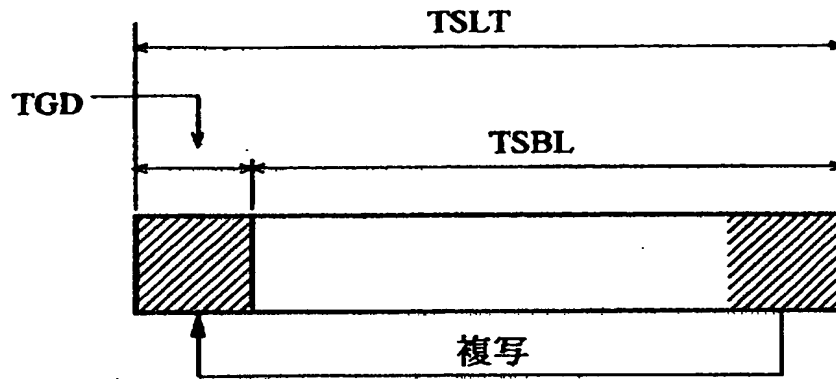
【図 2】



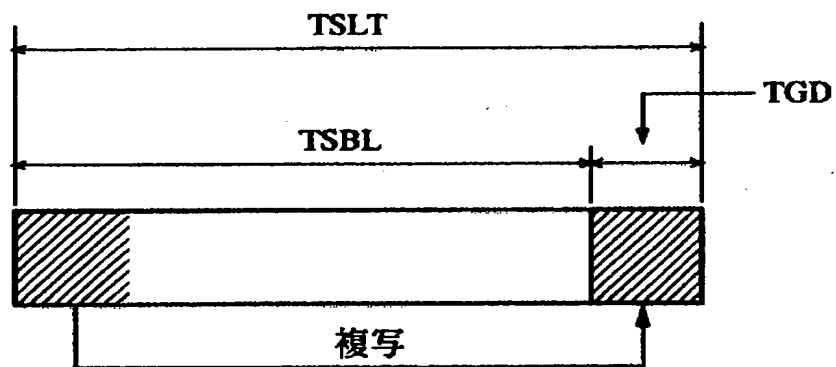
【図 3】



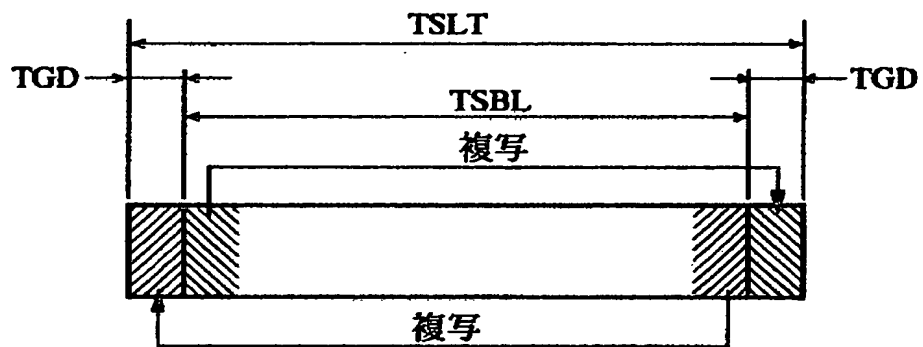
【図 4】



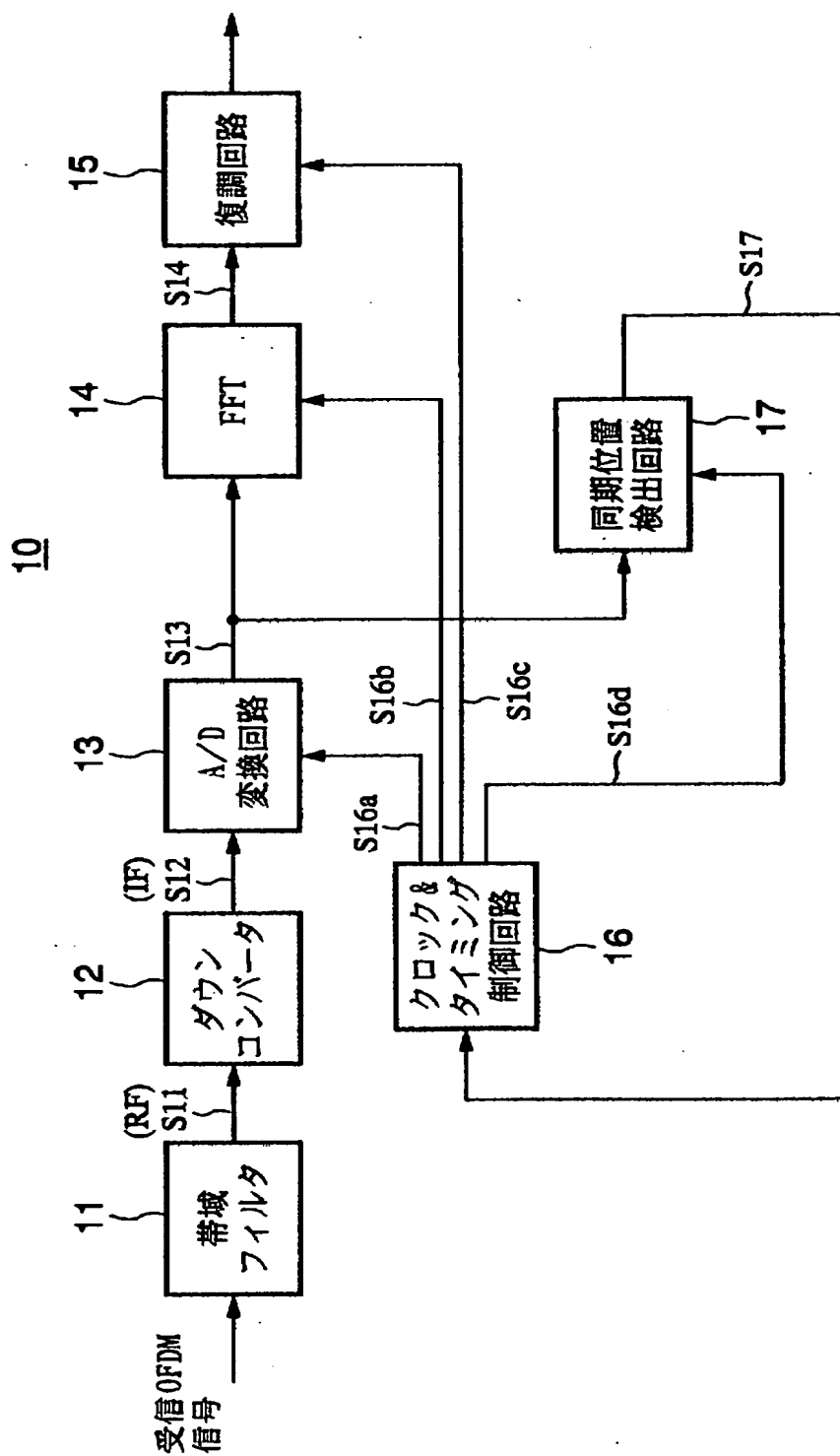
【図 5】



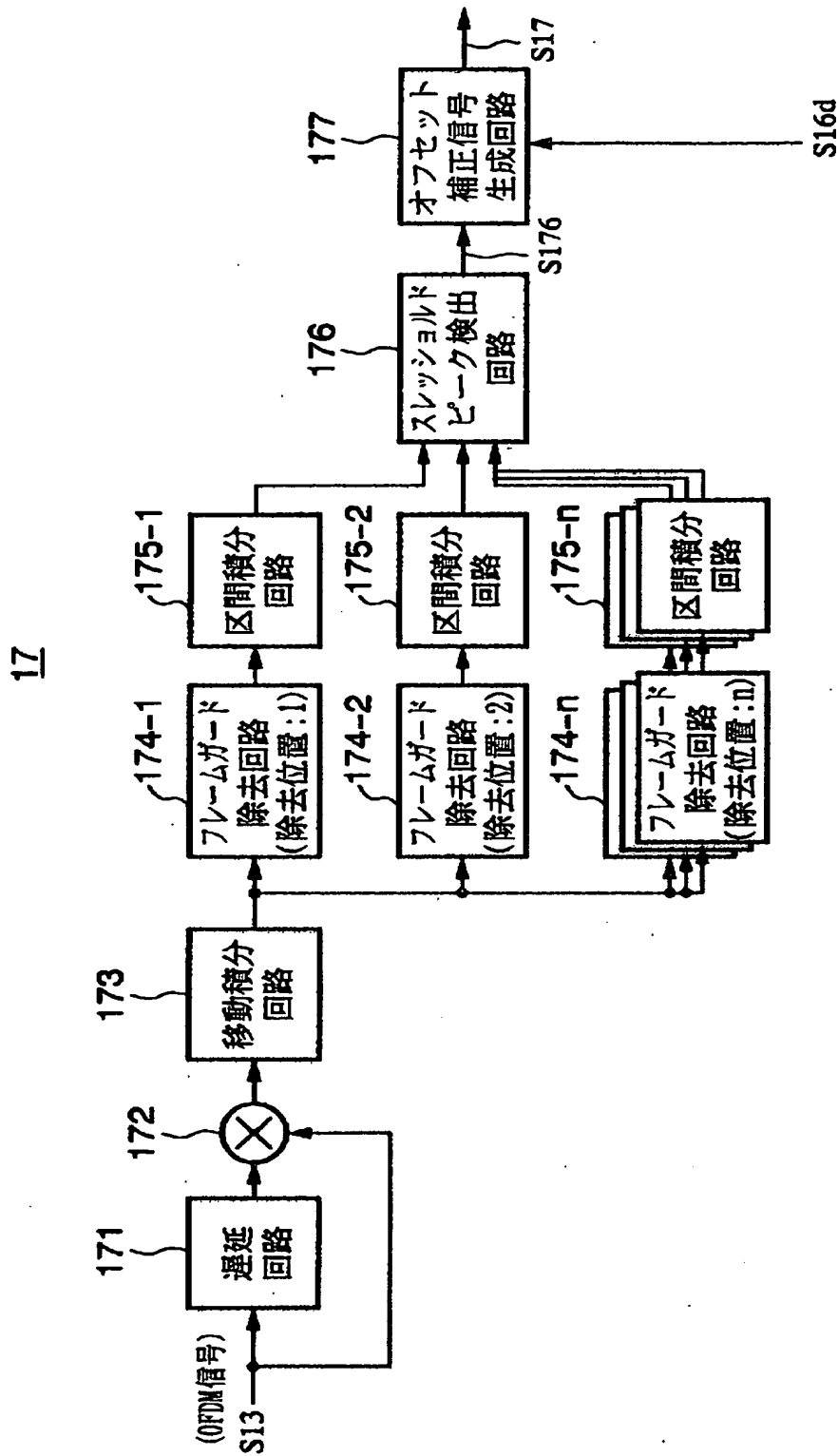
【図 6】



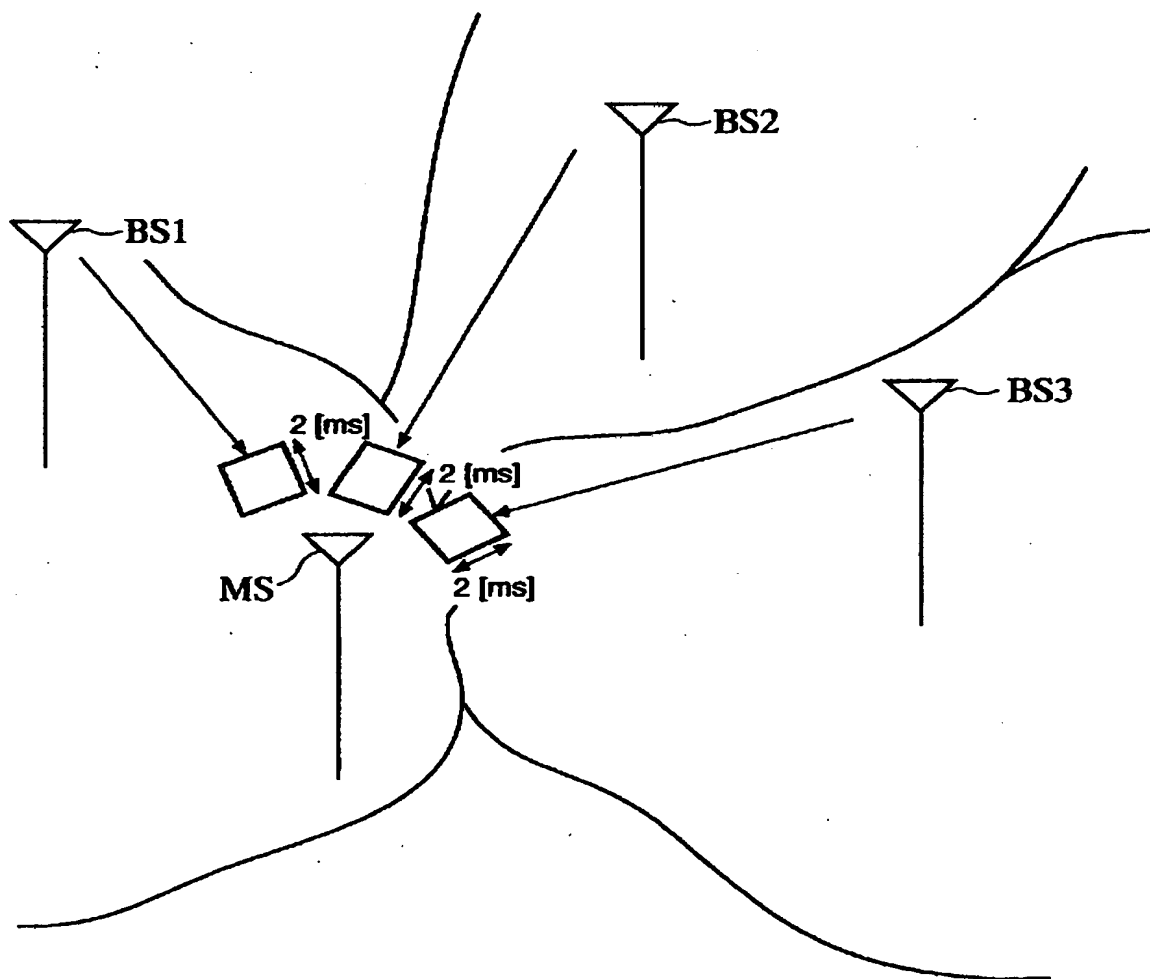
【図7】



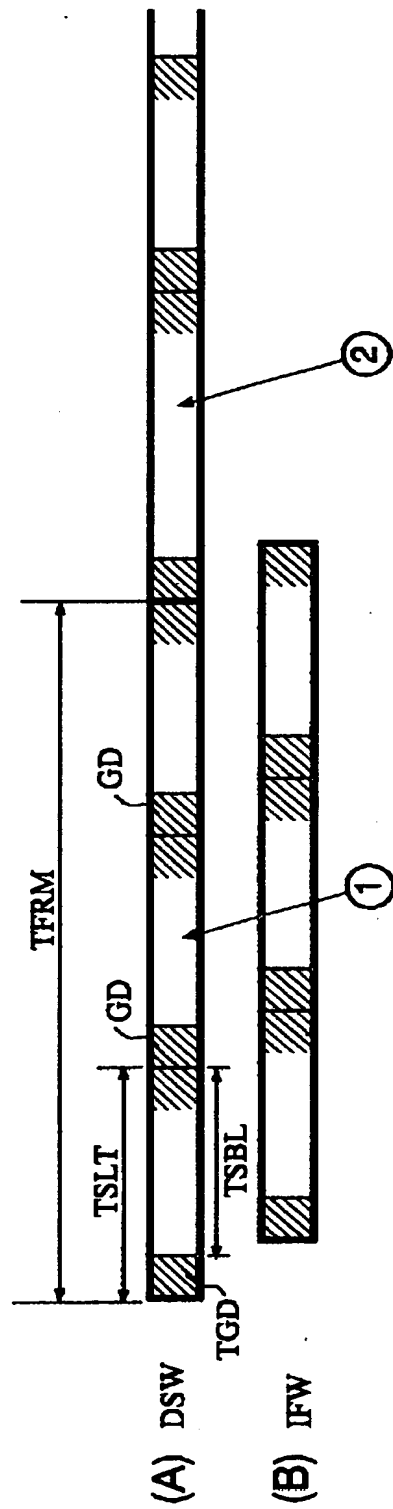
【図 8】



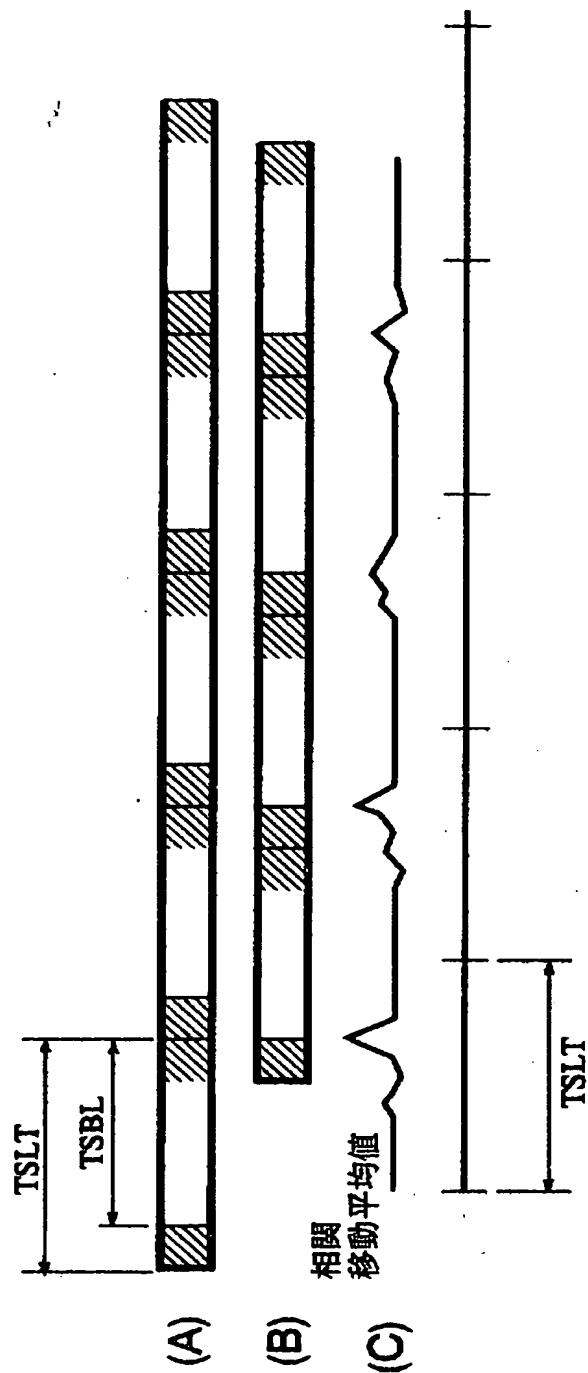
【図 9】



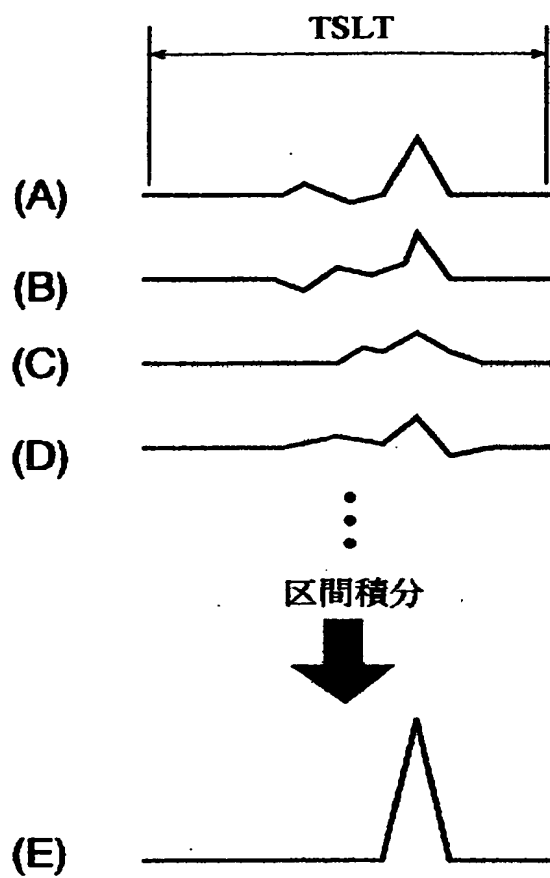
【図10】



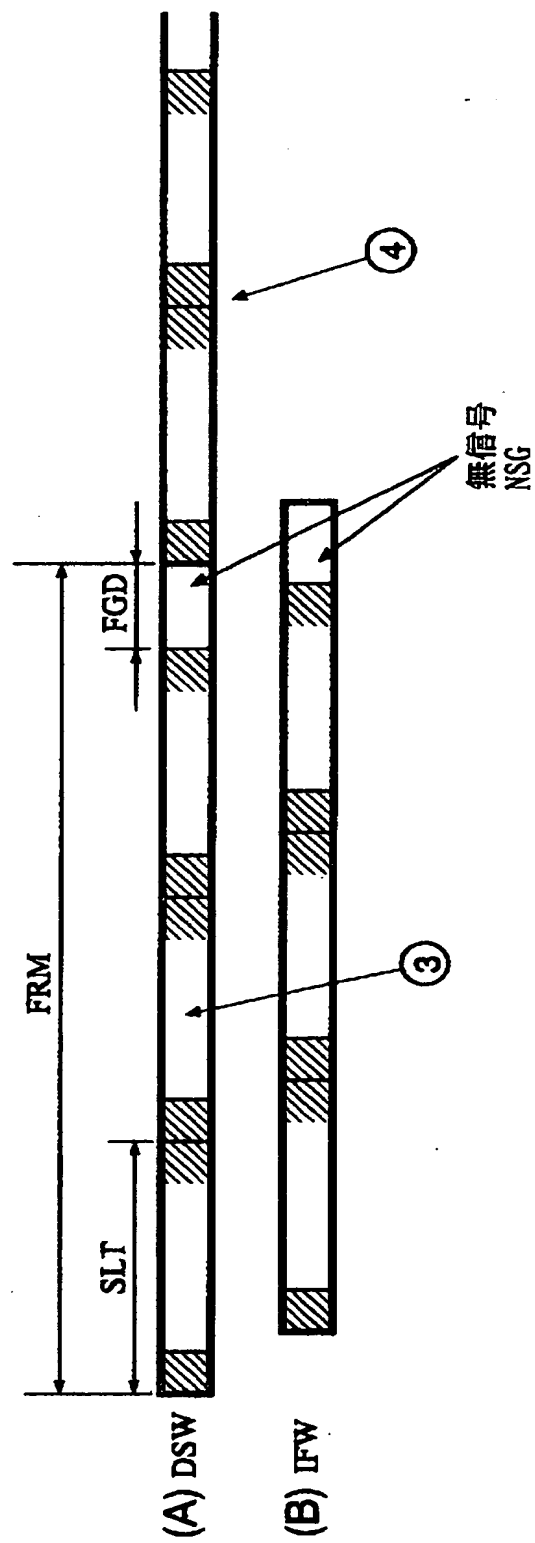
【図 1 1】



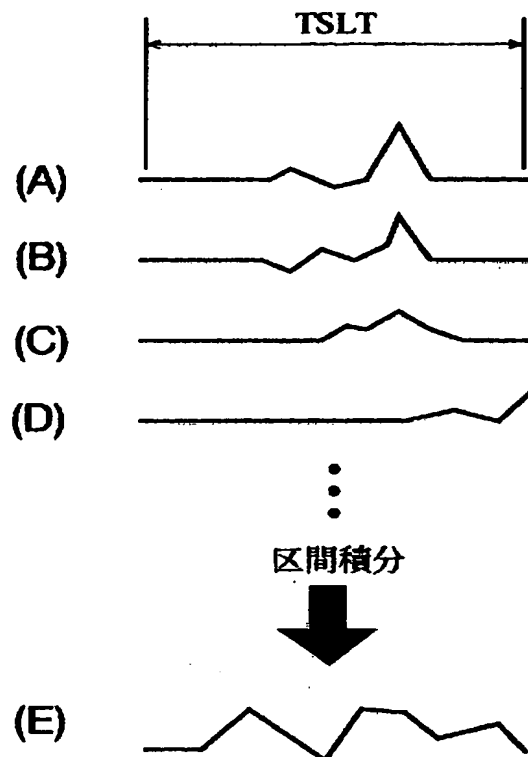
【図 1 2】



【図 13】



【図 14】



【書類名】 要約書

【要約】

【課題】 フレームガードが付加された OFDM 信号をより正確に同期することが可能な受信同期装置およびそれを用いた復調装置を提供する。

【解決手段】 受信した OFDM 信号と遅延回路 171 により遅延された OFDM 信号との相関を求める乗算回路 172 と、演算回路の出力信号をガード期間分全て加算する移動積分回路 173 と、移動積分回路 173 の出力信号を受けて、第 1 番目から第  $n$  番目のタイムスロット期間の信号からそれぞれフレームガード期間分だけ除去した信号を出力するフレームガード除去回路 174-1 ~ 174- $n$  と、フレームガード除去回路の出力信号をタイムスロット期間毎に折り返しながら加算する区間積分回路 175-1 ~ 175- $n$  と、 $n$  個の区間積分結果の中で最大ピークを検出し最大ピークを検出したタイミングで有効シンボル期間の同期タイミング位置の検出信号 S176 を生成する検出回路 176 とを設ける。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日  
[変更理由] 新規登録  
住 所 東京都品川区北品川6丁目7番35号  
氏 名 ソニー株式会社